

İÇİNDEKİLER

1 GİRİŞ	1
FPGA Nedir?	2
Neden FPGA?	2
VHDL Hakkında	3
Kitap Hakkında	4
2 KULLANILAN YAZILIM VE KART	7
Xilinx Vivado ile Yeni Proje Oluşturma	8
Xilinx Vivado ile Benzetim	18
3 TEMEL VHDL BİLEŞENLERİ	25
VHDL Kodunun Bölümleri	26
Kütüphane (Library) Bildirimi	26
Varlık (Entity) Bildirimi	27
Mimari (Architecture)	29
Örnek Uygulama: Yarı Toplayıcı Devresi	30
4 VHDL OPERATÖRLERİ VE NİTELİKLERİ (ATTRIBUTES)	33
Mantıksal Operatörler	34
İlişkisel Operatörler	37
Toplama, Çıkarma ve Ekleme Operatörleri	39
Çarpma, Bölme, Mod ve Artan Operatörleri	42
Diğer Operatörler	45
Operatörlerin Kullanımı	45
Nitelikler (Attributes)	46
Önceden Tanımlı Nitelikler (Pre-defined Attributes)	46
Kullanıcı Tanımlı Nitelikler (User Defined Attributes)	48

5 VHDL VERİ NESNELERİ	49
Signal Veri Nesnesi	49
variable Veri Nesnesi	51
constant Veri Nesnesi	53
VHDL'de Açıklama Metni	55
Veri Nesnelerinin Adlandırılması	55
Veri Tipleri	56
bit ve bit_vector Tipleri	56
std_logic ve std_logic_vector Tipleri	58
std_ulogic Tipi	60
signed ve unsigned Tipleri	61
Integer Tipi	63
Boolean Tipi	65
Listeleme Tipi (Enumeration)	65
Tip Dönüşümleri	66
Alt-Tipler (Subtype)	68
Diziler	68
Port Dizileri	70
Record Tanımlaması	71
Veri Nesnesi Değerleri ve Numaraları	72
Çoklu Veri Nesnesine Değer Atanması	72
6 ALT DEVRELER, ALT PROGRAMLAR VE PAKETLER	73
VHDL'de Alt Devre Tanımlama - PORT MAP Kullanımı	73
Generic Kullanarak Entity Tanımlama	79
Function	84
Procedure	87
VHDL'de Package Kullanımı	89
7 EŞ ZAMANLI ATAMA İFADELERİ	93
Basit Sinyal Atamaları	93

Others Kullanarak Sinyal Deęeri Atama	96
Seçilmiş Sinyal Atama	97
Şartlı Sinyal Atamaları	98
Generate İfadeleri	100
8 VHDL'DE SIRALI ATAMA SÖZDİZİMLERİ	105
Process Sözdizimi	105
variable Kullanımı	110
If Sözdizimi	122
Case Sözdizimi	125
Loop Sözdizimi	129
Saat Darbesi Kullanımı	134
Wait Until Söz dizimi	136
İfade Düzenleme	137
9 BENZETİM UYGULAMALARI	139
Yetki Girişli D Mandalı (D Latch)	140
Yükselen Kenar Tetiklemeli D İki Durumlusu (D Flip Flop)	146
Eş zamanlı Olmayan Reset'li Yükselen Kenar Tetiklemeli D İki Durumlusu	152
Eş zamanlı Reset'li Yükselen Kenar Tetiklemeli D İki Durumlusu	159
Saklayıcı (Register)	163
Kaydırmalı Saklayıcı	173
Sayaçlar	187
Saat Frekans Bölücü	195
VHDL'de Dosya Okuma ve Yazma İşlemleri	203
VHDL'de ROM Bloęu Oluşturmak	208
VHDL'de RAM Bloęu Oluşturmak	216
VHDL'de FIFO Tasarımı	224
Sinyal İşlemede Konvolüsyon	232
Temel İmge İşleme Algoritmaları	243
VHDL ile İmge'de Konvolüsyon İşlemi	259

10 NEXYS 4 UYGULAMALARI	273
D İki Durumlusu	273
Sentezleme ve Port Bağlantılarının Yapılması	274
Bit Dosyasının Oluşturulması	278
Bit Dosyasının Yüklenmesi	280
Tasarımın Test Edilmesi	283
Led Yakma Uygulaması	283
Flash Dosyası Oluşturma	287
Vivado ile Hata Ayıklama (Debug) Uygulaması	290
Karakter Kaydırma Uygulaması	300
UART Protokolü Kullanarak Data Kontrolü	304